

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : 02-059923

(43) Date of publication of application : 28.02.1990

(51) Int.CI.

G06F 3/06  
G11B 27/10

(21) Application number : 63-210764

(71) Applicant : HITACHI LTD  
HITACHI MICRO SOFTWARE  
SYST CO LTD

(22) Date of filing :

26.08.1988

(72) Inventor :

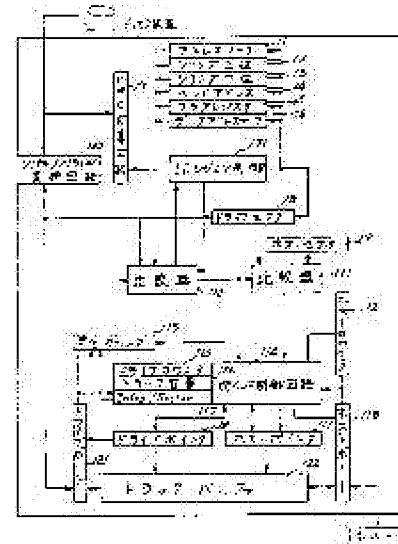
IZEKI TOSHIYUKI  
SHIMADA YUJI  
TSUNEHIRO TAKASHI  
KURIHARA HIROSHI

## (54) METHOD AND DEVICE FOR CONTROLLING DISK

### (57) Abstract:

PURPOSE: To shorten the disk device access time of a host computer by executing data reading from a disk device and data transfer to the host computer in parallel.

CONSTITUTION: A comparator 111 compares a drive sector address stored in a register 18 with a host sector address stored in a register 19, and when both the addresses coincide with each other, sends a coincidence signal to a pointer control circuit 114. The circuit 114 transfers data stored in a track buffer 122 located on a position pointed by a host pointer 119 to the host computer on the basis of the coincidence signal in parallel with data reading from the disk device. Thereby, the data of the disk device can be entered during the rotation waiting tie of a sector storing data to be first transferred to the host computer. Consequently, the disk device access time of the host computer can be shortened.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than  
the examiner's decision of rejection or  
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## ⑯ 公開特許公報 (A)

平2-59923

⑮ Int. Cl. 5

G 06 F 3/06  
G 11 B 27/10

識別記号

3 0 1 S  
A

府内整理番号

6711-5B  
8726-5D

⑯ 公開 平成2年(1990)2月28日

審査請求 未請求 請求項の数 10 (全9頁)

⑭ 発明の名称 ディスク制御方法および装置

⑯ 特願 昭63-210764

⑯ 出願 昭63(1988)8月26日

⑯ 発明者 井関 利之 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

⑯ 発明者 島田 勇治 神奈川県横浜市戸塚区吉田町292番地 株式会社日立マイクロソフトウェアシステムズ内

⑯ 出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑯ 出願人 株式会社日立マイクロソフトウェアシステムズ 神奈川県横浜市戸塚区吉田町292番地

⑯ 代理人 弁理士 小川 勝男 外1名

最終頁に続く

## 明細書

て、

## 1 発明の名称

ディスク制御方法および装置

ディスク装置から読み取っているデータの正当性を検証するID検証手段と、

## 2 特許請求の範囲

1. ホストコンピュータとディスク装置との間のデータ転送を制御するディスク制御方法において、

ディスク装置から読み取っているデータから、ホストコンピュータに転送する始端を検出する転送始端検出手段と、

ディスク装置からのデータ読み取り開始直後から、読み取り可能なセクタのデータをトラックバッファに取り込み、ホストコンピュータへ最初に転送するデータを取り込んだ時点で、ディスク装置からのデータ読み取りとホストコンピュータへのデータ転送とを並行して行い、

ディスク装置の1トラック分以上のデータ容量を有し、独立した複数のバスインターフェースを持つトラックバッファと、

ホストコンピュータへの転送が上記バッファに取り込まれているデータに達した時点で、該バッファに取り込まれているデータをホストコンピュータに転送することを特徴とするディスク制御方法。

上記トラックバッファに対し、ディスク装置から読み取ったデータの格納位置を指示すると共に、ホストコンピュータへ転送すべきデータの格納位置を指示するバッファ制御手段とを備えて構成することを特徴とするディスク制御装置。

2. ホストコンピュータとディスク装置との間のデータ転送を制御するディスク制御装置において、

上記ID検証手段が、ディスク装置のID部を格納するIDレジスタ群と、データアドレスマークを格納するレジスタと、ディスク装置のID部およびデータアドレスマークの検査を行う第1の比較器と、前記IDレジスタ群および

第1の比較器を制御するIDレジスタ制御回路とを備えて構成される請求項2記載のディスク制御装置。

4. 上記転送始端検出手段が、最後に読んだディスク装置のID部のドライブセクタアドレスを格納するレジスタと、ホストコンピュータに最初に転送するホストセクタアドレスを格納するレジスタ、これらの二つのレジスタを比較する第2の比較器とを備えて構成される請求項2記載のディスク制御装置。
5. 上記バッファ制御手段が、前記トラックバッファのデータ格納位置を制御するドライブポインタと、前記トラックバッファのデータ出力位置を制御するホストポインタと、これらの二つのポインタを制御するポインタ制御回路とを設けて構成される請求項2記載のディスク制御装置。
6. ホストコンピュータとディスク装置との間のデータ転送を制御するディスク制御装置において、

7. 上記トラックバッファが持つバスインターフェースが、ディスク装置からのクロックパルスに同期してデータを入力するドライブポートと、ホストコンピュータからのクロックパルスに同期してデータを出力するホストポートとであることを特徴とする請求項6記載のディスク制御装置。

8. 上記ポインタ制御回路を、上記第2の比較器の比較により、前記二つのレジスタに格納されているドライブセクタアドレスおよびホストセクタアドレスが一致した場合に、ディスク装置から前記トラックバッファへのデータ入力と前記トラックバッファからホストコンピュータへのデータ出力を並行して行うよう制御する構成とする請求項6記載のディスク制御装置。

9. 前記トラックバッファの容量を規定するレジスタを設けることを特徴とする請求項6記載のディスク制御装置。

10. ホストコンピュータとの転送データ数をカウントするホストカウンタと、ディスク装置との

ディスク装置のID部を格納するIDレジスタ群と、データアドレスマークを格納するレジスタと、ディスク装置のID部およびデータアドレスマークの検査を行う第1の比較器と、前記IDレジスタ群および第1の比較器を制御するIDレジスタ制御回路と、

最後に読んだディスク装置のID部のドライブセクタアドレスを格納するレジスタと、ホストコンピュータに最初に転送するホストセクタアドレスを格納するレジスタ、これらの二つのレジスタを比較する第2の比較器と、

ディスク装置の1トラック分以上のデータ容量を持ち、独立した複数のバスインターフェースを持つトラックバッファと、

上記トラックバッファのデータ格納位置を制御するドライブポインタと、前記トラックバッファのデータ出力位置を制御するホストポインタと、これらの二つのポインタを制御するポインタ制御回路とを設けることを特徴とするディスク制御装置。

データ転送数をカウントするドライブカウンタとを設けることを特徴とする請求項6記載のディスク制御装置。

### 3 発明の詳細な説明

#### 〔産業上の利用分野〕

本発明は、ディスク装置のデータリードアクセス時間を短縮することを可能としたディスク制御方法および装置に関する。

#### 〔従来の技術〕

従来のディスク制御装置は、特開昭62-54885号公報に記載のように、ディスク装置からのデータ読み取り開始後に、まず、最初にディスク装置のヘッドが通過したセレタアドレスを読み取って現在のヘッド位置を認識し、次に、ヘッドが通過するセクタのデータからトラックバッファにデータを読み取り、ホストコンピュータへ転送するデータを全て読み取った後に、これらのデータをホストコンピュータへ転送する方式となっていた。

#### 〔発明が解決しようとする課題〕

上記従来技術は、ディスク装置からのデータ読み

み取り開始後の最初の1セクタの回転通過時間がデータ読み取りに利用されておらず、また、ディスク装置からのデータ読み取りとホストコンピュータへのデータ転送とが完全に分離されている点に問題があった。

本発明の目的は、ディスク装置からのデータ読み取り開始直後から、読み取り可能なセクタのデータをトラックバッファに取り込み、また、ホストコンピュータへ最初に転送するデータを取り込んだ時点で、ディスク装置からのデータ読み取りとホストコンピュータへのデータ転送とを並行して行うことにより、ホストコンピュータのディスク装置アクセス時間を短縮することにある。

〔課題を解決するための手段〕

上記の課題を解決するために本発明は、ホストコンピュータとディスク装置との間のデータ転送を制御するディスク制御方法において、

ディスク装置からのデータ読み取り開始直後から、読み取り可能なセクタのデータをトラックバッファに取り込み、ホストコンピュータへ最初に

転送するデータを取り込んだ時点で、ディスク装置からのデータ読み取りとホストコンピュータへのデータ転送とを並行して行い、

ホストコンピュータへの転送が上記バッファに取り込まれているデータに達した時点で、該バッファに取り込まれているデータをホストコンピュータに転送することを特徴とする。

また、本発明は、上記課題を解決するための手段として、ホストコンピュータとディスク装置との間のデータ転送を制御するディスク制御装置において、

ディスク装置から読み取っているデータの正当性を検証するID検証手段と、

ディスク装置から読み取っているデータから、ホストコンピュータに転送する始端を検出する転送始端検出手段と、

ディスク装置の1トラック分以上のデータ容量を有し、独立した複数のバスインターフェースを持つトラックバッファと、

上記トラックバッファに対し、ディスク装置か

ら読み取ったデータの格納位置を指示すると共に、ホストコンピュータへ転送すべきデータの格納位置を指示するバッファ制御手段とを備えて構成することを特徴とする。

上記ID検証手段は、好ましくは、ディスク装置のID部を格納するIDレジスタ群と、データアドレスマークを格納するレジスタと、ディスク装置のID部およびデータアドレスマークの検査を行う第1の比較器と、前記IDレジスタ群および第1の比較器を制御するIDレジスタ制御回路とを備えて構成する。

また、上記転送始端検出手段は、好ましくは、最後に読んだディスク装置のID部のドライブセクタアドレスを格納するレジスタと、ホストコンピュータに最後に転送するホストセクタアドレスを格納するレジスタ、これらの二つのレジスタを比較する第2の比較器とを備えて構成する。

さらに、上記バッファ制御手段は、好ましくは、前記トラックバッファのデータ格納位置を制御するドライブポインタと、前記トラックバッファの

データ出力位置を制御するホストポインタと、これらの二つのポインタを制御するポインタ制御回路とを設けて構成する。

上記本発明のディスク制御装置の一態様としては、ホストコンピュータとディスク装置との間のデータ転送を制御するディスク制御装置において、

ディスク装置のID部を格納するIDレジスタ群と、データアドレスマークを格納するレジスタと、ディスク装置のID部およびデータアドレスマークの検査を行う第1の比較器と、前記IDレジスタ群および第1の比較器を制御するIDレジスタ制御回路と、

最後に読んだディスク装置のID部のドライブセクタアドレスを格納するレジスタと、ホストコンピュータに最初に転送するホストセクタアドレスを格納するレジスタ、これらの二つのレジスタを比較する第2の比較器と、

ディスク装置の1トラック分以上のデータ容量を持ち、独立した複数のバスインターフェースを持つトラックバッファと、

上記トラックバッファのデータ格納位置を制御するドライブポインタと、前記トラックバッファのデータ出力位置を制御するホストポインタと、これらの二つのポインタを制御するポインタ制御回路とを設けることを特徴とするディスク制御装置が挙げられる。

上記態様は、さらに、次のように具体化することができる。上記トラックバッファが持つバスインターフェースとして、ディスク装置からのクロックパルスに同期してデータを入力するドライブポートと、ホストコンピュータからのクロックパルスに同期してデータを出力するホストポートとを用いることが好ましい。

上記態様において、ポインタ制御回路を、上記第2の比較器の比較により、前記二つのレジスタに格納されているドライブセクタアドレスおよびホストセクタアドレスが一致した場合に、ディスク装置から前記トラックバッファへのデータ入力と前記トラックバッファからホストコンピュータへのデータ出力とを並行して行う構成とすること

とを比較し、両者が一致した場合に、ポインタ制御回路に一致信号を送出する。

ポインタ制御回路は、この一致信号によりディスク装置からのデータ読み取りに並行して、ドライブポインタの位置またはドライブカウンタの値を検査し、ホストコンピュータへデータ転送可能であることを確認した後に、ホストポートを介して、ホストポインタの指す位置のトラックバッファのデータをホストコンピュータへ転送し、1バイトの転送ごとにホストカウンタを減少しホストポインタの指す位置を移動する。もし、ホストカウンタの値が0になれば、データ転送を終了する。

なお、ドライブポインタおよびホストポインタの値は、ドライブバッファの始端に、ドライブカウンタおよびホストカウンタの値はホストコンピュータへ転送するデータバイト数に、それぞれ予め初期設定しておく。

このようにして、ホストコンピュータへ最初に転送するデータを格納しているセクタをアクセスするまでの回転待ち時間を利用してアクセス可能

が好ましい。

また、上記態様には、上記トラックバッファの容量を規定するレジスタを設けること、さらに、ホストコンピュータとの転送データ数をカウントするホストカウンタと、ディスク装置とのデータ転送数をカウントするドライブカウンタとを設けることが好ましい。

#### 【作用】

本発明の作用について、上述した具体的な態様により説明する。

ディスク装置のデータを読み取る場合に、IDレジスタ群とIDレジスタ制御回路と第1の比較器とにより、ディスク装置のID部の正当性を検査し、ドライブセクタアドレスおよびホストセクタアドレスをそれぞれレジスタに格納し、また、ドライブポートを介して、ドライブポインタの指すトラックバッファの位置へデータを格納する。

ドライブポインタは、データを1バイト格納するごとに指す位置を移動する。第2の比較器は、ドライブセクタアドレスとホストセクタアドレス

なデータをトラックバッファへ格納することにより、ホストコンピュータのデータアクセス時間を短縮する。

#### 【実施例】

以下、本発明のディスク制御方法およびこれを実施するための装置についての一実施例について図面を参照して説明する。

第1図は本発明の一実施例のディスク制御装置の要部の構成を示すブロック図である。

図中、11はアドレスマークを格納するレジスタ、12はシリンドアドレスの上位バイトを格納するレジスタ、13はシリンドアドレスの下位バイトを格納するレジスタ、14はヘッドアドレスを格納するレジスタ、15はフラグを格納するレジスタであり、これらは、IDレジスタ群を構成する。16はデータアドレスマークを格納するレジスタである。17はディスク装置のID部のCRC検査用のCRC計算回路、18は最後に（最新に）読んだディスク装置のID部のドライブセクタアドレスを格納するレジスタである。

100はシリアル・パラレル変換回路、110はディスク装置のID部およびデータアドレスマークの検査を行う比較器である。171はレジスタ11, 12, 13, 14, 15, 16, 18とCRC計算回路17と比較器110とを制御するIDレジスタ制御回路である。これらは、ID検証手段を構成する。

19はホストコンピュータに最初に転送するホストセクタアドレスを格納するレジスタ、111は比較器110から送出されるイネーブル信号により動作可能となり、レジスタ18に格納されているドライブセクタアドレスとレジスタ19に格納されているホストセクタアドレスとを比較し、一致した場合にポインタ制御回路114にイネーブル信号を送出する比較器である。これらは、転送始端検出手段として機能する。

122はディスク装置の1トラック分以上のデータ容量を持ち、ドライブポインタ120の指す位置にドライブポート121からのデータを格納し、ホストポインタ119の指す位置のデータを

ホストポート118へ出力するトラックバッファである。ドライブポート121は、B/Sカウンタ113から送出されるイネーブル信号によりディスク装置からのリードクロックに同期してデータを受信し、B/Sカウンタ113およびドライブポインタ120へパルスを送出する。ホストポート118は、ポインタ制御回路114から送出されるイネーブル信号により、ホストコンピュータからのリードクロックに同期してトラックバッファ122のデータを出し、ホストカウンタ112およびポインタ制御回路114へパルスを送出する。ホストカウンタ112は、これを受けてホストコンピュータとの転送データ数をカウントする。

ポインタ制御回路114は、比較器110からのイネーブル信号により動作可能となり、比較器111からのイネーブル信号によりドライブポインタ120およびホストポインタ119のポインタ制御モードを変える。116はトラックバッファ122の容量を規定するレジスタ、117は1

セクタ当たりのデータバイト数を格納し、B/Sカウンタ113から送出される信号により保持している値をB/Sカウンタ113へ送出するレジスタである。

B/Sカウンタ113は、ポインタ制御回路114から送出されるイネーブル信号を受けると、ドライブポート121およびレジスタ117へイネーブル信号を出し、ドライブポート121からの信号によりその値を減少し、減少した結果が0になると1セクタ分のデータ取り込みが終了したとしてドライブポート121およびレジスタ117へリセット信号を送出する。

ドライブポインタ120は、ドライブポート121からの信号によりトラックバッファ122を指す位置が増加し、終端はレジスタ116の値により規定される。ホストポインタ119は、ポインタ制御回路114により制御される。ドライブカウンタ115は、ディスク装置とのデータ転送数カウントするもので、ポインタ制御回路114により起動され、ドライブポート121か

らの信号により値を減少し、減少した結果が0になると、ポインタ制御回路114へ信号を送出する。これらは、上記ポインタ制御回路114、トラックバッファの容量を示すレジスタ、B/Sカウンタ113等と共に、バッファ制御手段を構成する。

第3図および第4図は第1図の本実施例のディスク制御装置の処理のフローチャートである。第3図はディスク装置からのデータ取り込み処理、第4図はホストコンピュータへのデータ転送処理をそれぞれ示している。

まず、ステップ31で、レジスタ11, 12, 13, 14, 15, 16を初期設定し、レジスタ19にホストコンピュータへ最初に転送するセクタのセクタアドレスを設定する。レジスタ116にディスク装置の1トラックのデータバイト数を設定し、レジスタ117に1セクタ当たりのデータバイト数を設定する。ドライブポインタ120およびホストポインタ119のポインタをトラックバッファ122の始端に初期化する。また、ホ

ストカウンタ 112 にホストコンピュータへ転送するデータバイト数を設定し、ドライブカウンタ 115 にホストカウンタ 112 の値と同じ値を設定する。

次に、ステップ 32 で、ドライブインタフェース中のリードゲート（図示せず）をアサートしてディスク装置へのリードを開始する。

ステップ 33 で、ディスク装置からのリードクロックに同期して ID レジスタ制御回路 171 の制御により CRC 計算回路 17 を起動し、レジスタ 11, 12, 13, 14, 15 の各レジスタとディスク装置の ID 部とを比較器 110 で比較し、また、ディスク装置のセクタアドレスの値をレジスタ 18 に格納する。比較器 110 による比較不一致の場合または CRC 計算回路 17 により CRC エラー信号を比較器 110 が受けた場合に、比較器 110 は、 ID レジスタ制御回路 171 へディスイネーブル信号を送出し、エラー処理に移る。前記比較で一致が得られ ID 部の正当性が確認され、かつ、CRC 計算回路 17 からイネー

レジスタ 117 は、保持しているセクタ当たりのバイト数を B/S カウンタ 113 へ設定する。ドライブポート 121 は、B/S カウンタ 113 から送出されたイネーブル信号を受けると、リードクロックに同期してディスク装置から 1 バイトずつデータを受け取り、ドライブポインタ 120 の指すトラックバッファ 122 の位置へデータを格納し、1 バイトのデータを取り込むごとに B/S カウンタ 113 およびドライブポインタ 120 へパルスを送出する。B/S カウンタは値を減少し、ドライブポインタ 120 の指すトラックバッファの位置を更新するまた、ホストポインタ 119 は、ドライブポインタ 120 と連動してその値を更新する。B/S カウンタ 113 は、減少した結果値が 0 になった場合は、ドライブポート 121 へディスイネーブル信号を出し、ディスク装置からのデータリードを停止する。そして、再びステップ 33 に戻る。

ステップ 36 では、比較器 111 は、ポインタ制御回路 114 へイネーブル信号を送出し、ポイ

ブル信号を受けると、比較器 110 は、ID レジスタ制御回路 171 へイネーブル信号を出し、レジスタ 16 に格納されているデータアドレスマークとディスク装置のデータアドレスマークとを比較する。両者が不一致の場合は、比較器 110 は ID 制御回路 171 へディスイネーブル信号を出し、エラー処理に移る。また、一致した場合は、比較器 110 は、比較器 111 およびポインタ制御回路 114 へイネーブル信号を出し、ステップ 34 へ進む。

ステップ 34 では、レジスタ 18 に格納されているドライブセクタの値とレジスタ 19 に格納されているホストセクタの値とを、比較器 111 により比較し、不一致の場合は、ステップ 35 へ進む。一致した場合は、ステップ 36 へ進む。

ステップ 35 では、ポインタ制御回路 114 は、B/S カウンタ 113 へイネーブル信号を出し、B/S カウンタ 113 は、このイネーブル信号を受けると、レジスタ 117 およびドライブポート 121 へイネーブル信号を送出する。これにより、

レジスタ 117 は、保持しているセクタ当たりのバイト数を B/S カウンタ 113 へ設定する。ドライブポート 121 は、B/S カウンタ 113 から送出されたイネーブル信号を受けると、リードクロックに同期してディスク装置から 1 バイトずつデータを受け取り、ドライブポインタ 120 の指すトラックバッファ 122 の位置へデータを格納し、1 バイトのデータを取り込むごとに B/S カウンタ 113 およびドライブポインタ 120 へパルスを送出する。B/S カウンタは値を減少し、ドライブポインタ 120 の指すトラックバッファの位置を更新するまた、ホストポインタ 119 は、ドライブポインタ 120 と連動してその値を更新する。B/S カウンタ 113 は、減少した結果値が 0 になった場合は、ドライブポート 121 へディスイネーブル信号を出し、ディスク装置からのデータリードを停止する。そして、再びステップ 33 に戻る。

ステップ 37 は、ステップ 33 と同様である。ステップ 38 は、ドライブポインタ 120 とホストポインタ 119 とが分離してドライブポート 121 カラのパルスでドライブポインタ 120 のみが動作する以外はステップ 35 と同様である。また、ドライブカウンタ 115 は、ステップ 38 において、ドライブポート 121 からのパルスでその値を減少する。

ステップ 39 では、ドライブポインタ 120 がレジスタ 116 で規定されているトラックバッファ 122 の終端を指している場合またはドライブ

カウンタ 115 の値が 0 になっている場合は、ディスク装置からのデータリードを終端する。

一方、第 4 図において、ステップ 41 で、ポインタ制御回路 114 は、ドライブポインタ 120 およびホストポインタ 119 が指す位置がレジスタ 117 に格納されている 1 セクタ当たりのデータバイト数の値以上に離れている場合にステップ 44 へ進み、未満の場合はステップ 42 へ進む。

ステップ 42 で、ドライブポインタ 120 がレジスタ 116 で規定されているトラックバッファ 122 の終端を指している場合、または、ステップ 43 で、ドライブカウンタ 115 の値が 0 になっている場合は、ステップ 44 へ進み、どちらでもない場合は再びステップ 41 へ戻る。

ステップ 44 では、ポインタ制御回路 114 は、ホストポート 118 へイネーブル信号を送出し、ホストポート 118 は、ホストコンピュータのリードクロックに同期してホストポインタ 119 が指すトラックバッファ 122 のデータをホストコンピュータへ転送し、ホストカウンタ 112 およ

びポインタ制御回路 114 へパルスを送出する。ホストカウンタ 112 は、このパルスによりその値を減少し、減少した結果が 0 になるとポインタ制御回路 114 へ転送終了信号を送出する。また、ポインタ制御回路 114 は、ホストポート 118 からのパルスによりホストポインタ 119 の位置を移動させ、移動後の値がレジスタ 116 で規定されているトラックバッファ 122 の終端を指す場合には、ホストポインタ 119 の値をトラックバッファ 122 の始端に再設定する。このようにして、レジスタ 117 に格納されている 1 セクタ当たりのデータバイト数分ホストコンピュータへデータ転送し、ステップ 45 へ進む。

ステップ 45 では、ポインタ制御回路 114 は、ホストカウンタ 112 からの転送終了信号を受けると、ホストポート 118 へディスキーイネーブル信号を出し、データ転送を終了する。ホストカウンタ 112 からの転送終了信号を受けなかった場合は再びステップ 41 へ戻る。

本実施例のディスク制御装置によれば、第 2 図

に示すように、ホストコンピュータへ最初に転送するデータを格納しているセクタの回転待ち時間にディスク装置のデータを取り込むことができる。従来のディスク制御装置に比べてホストコンピュータのディスク装置へのアクセス時間を短縮することができる。

なお、ドライブカウンタ 115 により、本実施例のディスク制御装置がディスク装置のトラック上の一部のセクタのデータを読み取ってホストコンピュータへ転送する場合に、当該データのトラックバッファ 122 への読み取りを終了した時点で、ドライブインターフェースを開放してホストコンピュータへ必要なデータ転送を終了すれば、即座にディスク制御装置が次のホストコンピュータからの命令を実行できる。

#### 【発明の効果】

以上に説明したように本発明によれば、ホストコンピュータへ最初に転送するデータを格納しているセクタの回転待ち時間にディスク装置のデータを取り込むことができるので、ホストコンピュ

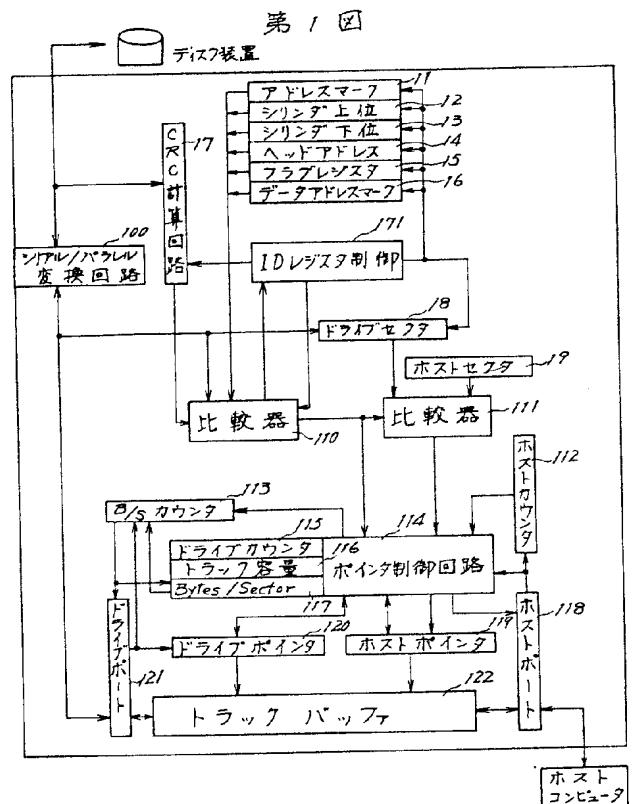
ータのディスク装置へのアクセス時間を短縮することができるという効果がある。

#### 4 図面の簡単な説明

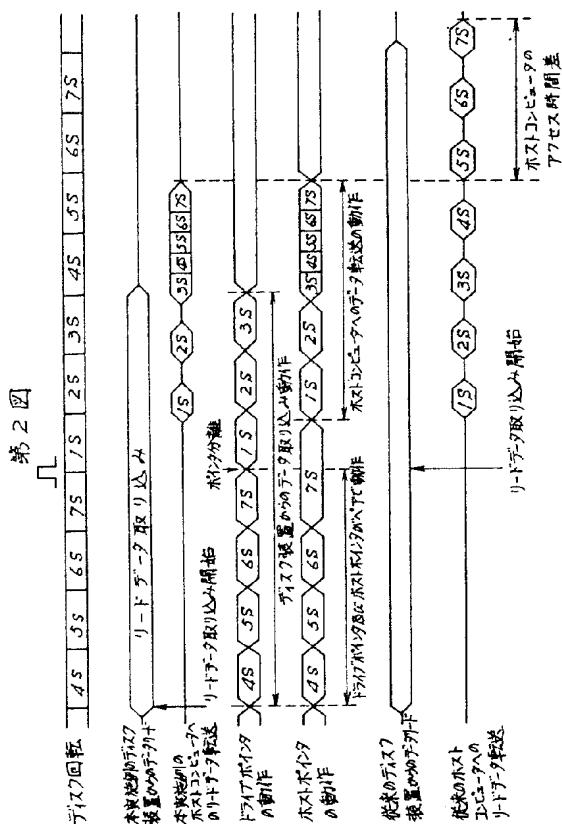
第 1 図は本発明の一実施例のディスク制御装置の要部の構成を示すブロック図、第 2 図は上記実施例の動作を示すタイムチャート、第 3 図は第 1 図のディスク装置からのディスク制御装置へのデータ取り込み処理のフローチャート、第 4 図は第 1 図のディスク制御装置からホストコンピュータへのデータ転送処理のフローチャートである。

11, 12, 13, 14, 15, 16, 18,  
19, 116, 117 … レジスタ、  
17 … CRC 計算回路、  
100 … シリアル・パラレル変換回路、  
110, 111 … 比較器、  
112 … ホストカウンタ、  
113 … B/S カウンタ、  
114 … ポインタ制御回路、  
115 … ドライブカウンタ、  
118 … ホストポート、

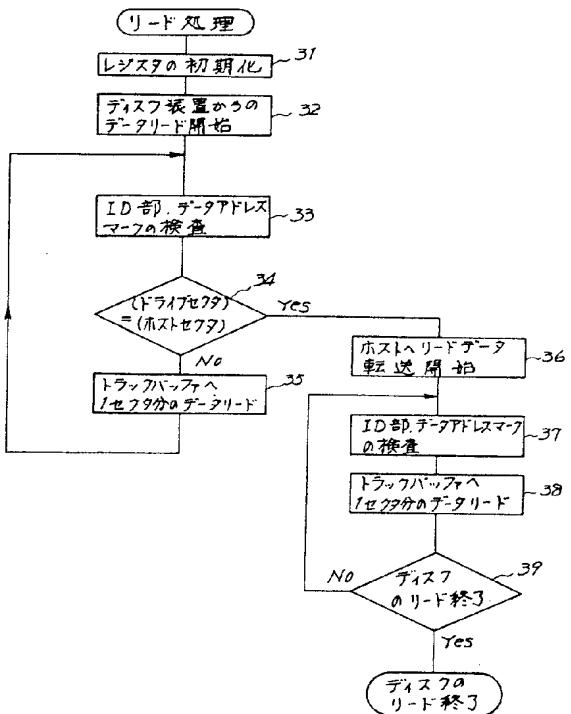
119…ホストポインタ、  
120…ドライブポインタ、  
121…ドライブポート、  
122…トラックバッファ、  
171…IDレジスタ制御回路。



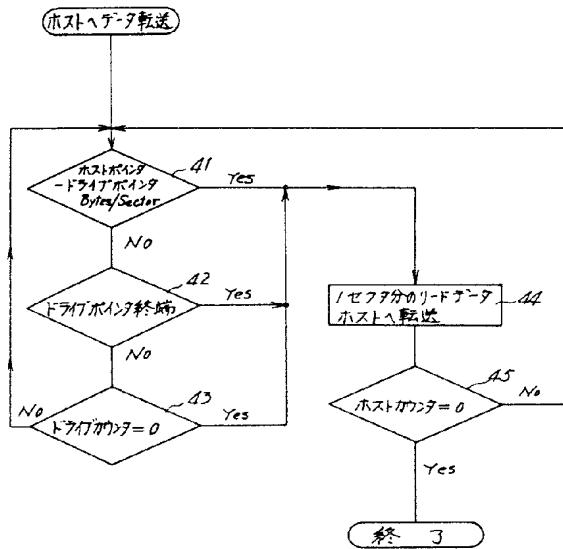
代理人弁理士 小川勝男



第3図



第4図



## 第1頁の続き

②発明者 常広 隆司 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内  
 ②発明者 粟原 博司 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内